

# О структуре блоков сбора и обработки информации для подвижных объектов

**СПЕЦИФИКА ПОСТРОЕНИЯ БЛОКОВ СБОРА И ОБРАБОТКИ ИНФОРМАЦИИ ПОДВИЖНЫХ ОБЪЕКТОВ ХАРАКТЕРИЗУЕТСЯ, ГЛАВНЫМ ОБРАЗОМ, ОГРАНИЧЕНИЯМИ МАССЫ И ГАБАРИТОВ, ТРЕБОВАНИЯМИ РАБОТСПОСОБНОСТИ В ШИРОКОМ ДИАПАЗОНЕ ТЕМПЕРАТУР И НИЗКОГО ЭНЕРГОПОТРЕБЛЕНИЯ, А ЗАЧАСТУЮ И МАЛОЙ СЕРИЙНОСТЬЮ АППАРАТУРЫ.**

**В СТАТЬЕ РАССМОТРЕНА ЭВОЛЮЦИЯ СТРУКТУРЫ ТАКИХ БЛОКОВ, ОБУСЛОВЛЕННАЯ, В ОСНОВНОМ, РАЗВИТИЕМ И СОВЕРШЕНСТВОВАНИЕМ КОМПОНЕНТНОЙ БАЗЫ АППАРАТУРЫ.**

Первое поколение блоков сбора и обработки информации основывалось на использовании параллельной шины для организации межмодульного обмена. Данная структура изображена на рис. 1, далее такая структура будет называться структурой 1 типа.

Возникновение подобной структуры определялось следующими основными факторами:

- Цикл обращения по шине был того же порядка, что и время выполнения команд модулем центрального процессора, и обращение по внешней шине не приводило к снижению производительности процессора.
- Используемая элементная база не позволяла совместить на одном модуле схему приёма и преобразования входных сигналов и процессор для обработки сигналов.
- Небольшое количество параметров, которые могли быть приняты одним модулем сбора информации.
- Простота аппаратной реализации.

С увеличением производительности процессоров возник разрыв между про-

изводительностью процессоров и возможностями параллельной шины для обмена с модулями сбора информации. Необходимость иметь гарантированные задержки между сигналами адреса, данных и управления приводило к тому, что цикл обмена по внешней шине не мог быть существенно сокращён. Применение же более мощных передатчиков привело бы к недопустимо высокому уровню помех на внешней шине. Появление 32-разрядных процессоров ещё более обострило данную проблему. Кроме того, 32-разрядная шина потребовала бы слишком большого числа контактов, что привело бы к снижению числа сигналов, принимаемых каждым МСИ, и стало бы препятствием для создания МСИ с большим числом принимаемых сигналов.

Одновременно, наиболее предпочтительным типом процессора для использования в блоках данного типа, стало использование процессоров цифровой обработки сигналов (далее — ПЦОС). Эта предпочтительность основывалась на следующем:

- низкое энергопотребление;
- высокая производительность;
- удобство и высокая надежность шин при организации интерфейсов с оперативной памятью.

Для решения проблем обмена в процессоры цифровой обработки сигналов, такие как TMS320C30, TMS320C40, были введены встроенные порты для обмена информацией. Такие порты хорошо подходили для межпроцессорного обмена при построении многопроцессорных систем на одном модуле, но для межмо-

дульного обмена они оказались недостаточно эффективными. Пропускные способности таких портов значительно уступали возможностям самих процессоров по обработке сигналов. К тому же для организации обмена с использованием таких портов было необходимым устанавливать такие же ПЦОС на модулях сбора информации. Ставить одинаковые ПЦОС на каждый МСИ только для того, чтобы обеспечить возможность обмена с помощью контроллера прямого доступа (КПД), было бы расточительно, поскольку для работы самих модулей сбора информации оказалось вполне достаточно устанавливать на них 8- или 16-разрядные микроконтроллеры, занимающие гораздо меньше места. Такие микроконтроллеры располагали встроенными контроллерами универсальных приемопередатчиков (UART) для обмена по каналам RS-422/485. Эта ситуация привела к возникновению следующей блочной структуры, представленной на рис. 2, далее — структура 2 типа.

Использование каналов типа RS-422 решило проблему помехоустойчивости и эффективного использования модульных разъемов, но привело к другой проблеме: ПЦОС должен был отслеживать приход информации по прерываниям от контроллеров UART, что снижало производительность процессора, а КПД, имеющийся в ПЦОС, не мог вести обмен по каналам RS-422.

В результате переход от блоков со структурой 1 типа к блокам со структурой 2 типа не привел к такому же повышению производительности, который был заложен в самих ПЦОС, скажем, по сравнению с процессором 1806ВМ2. Блоки

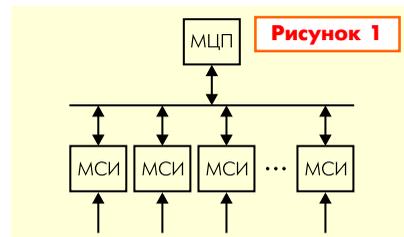


Рисунок 1

**Структура блоков 1 типа**  
**МЦП — модуль центрального процессора; МСИ — модуль сбора информации**

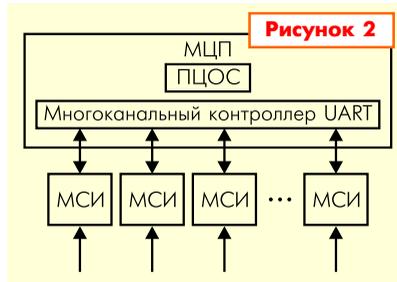


Рисунок 2

## Структура блоков 2 типа

1 типа оказались более сбалансированы, у них не было “узких мест” по сравнению с производительностью самого процессора.

Какой же должна была стать структура блока для наиболее эффективного использования ПЦОС? Её построение определялось следующими основными факторами:

- МСИ принимают информацию трех типов:
  - 1) дискретные сигналы от датчиков (модули 1 типа);
  - 2) аналоговые сигналы (модули 2 типа);
  - 3) информацию по кодовым линиям связи (КЛС) от смежных систем (модули 3 типа).

- Основной поток информации направлен от МСИ к МЦП.
- Приоритетом при распределении контактов разъема модулей обладают входящие (в блок) сигналы, а само процессорное ядро (или микроконтроллер) располагаются в глубине модуля, в отдалении от разъема.

Исходя из характера принимаемой информации, интенсивность обмена с модулями 1 и 2 типа довольно низка, и с точки зрения пропускной способности здесь достаточно использования каналов RS-422, причем на производительность микроконтроллеров этих модулей обмен не влияет, поскольку они являются передающей стороной и попросту пересылают информацию, используя свой контроллер UART.

На производительность же МЦП обмен по RS-422 может влиять достаточно существенно из-за прерываний от нескольких контроллеров UART. Выход из подобной ситуации видится в использовании программируемых логических схем (ПЛИС), в которых реализуется модифицированный контроллер UART. Модификация должна заключаться в том, чтобы принимаемые по каналу RS-422 слова не складывались в FIFO для

последующей разборки процессором, а использовался бы пакетный режим передачи, и принимаемые слова складывались бы во внутреннее ОЗУ ПЛИС в соответствии с их местом в пакете. Таким образом ПЦОС будет получать информацию о поступающих в блок параметрах из внутреннего ОЗУ ПЛИС как из ячейки памяти, находящейся на его шине.

Что касается модулей 3 типа, то количество принимаемых ими параметров и частота их обновления не позволяют вести обмен с ними по каналу RS-422. Максимально эффективное использование ЦПОС и ПЛИС возможно при совмещении на одном модуле функций МСИ 3 типа и МЦП. Такое совмещение становится возможным благодаря использованию современных ПЛИС ведущих фирм ALTERA или XILINX. Использование этих ПЛИС позволяет строить контроллер для приема информации по КЛС на несколько десятков каналов, и ещё вместить в себя несколько контроллеров UART для пакетного приема информации по каналам RS-422. Другим фактором, обеспечивающим возможность построения таких интегрированных модулей, является прогресс в области микросхем запоминающих устройств,

**MicroLAB Systems**  
127591, Москва, Россия,  
Дубнинская ул., д. 83, оф. 612  
WEB: www.mlabsys.com  
E-mail: info@mlabsys.com  
тел./факс: (095)-900-6208

**Комплексные решения ЦОС для процессоров TMS320**

**TORNADO СИСТЕМЫ ЦОС**  
**MIRAGE ЭМУЛЯТОРЫ!**  
**АЦП/ЦАП, СОПРОЦЕССОРЫ**

**TORNADO**  
системы ЦОС для ПК и автономных приложений на базе TMS320C3x/5000/6000  
**\$540+**  
дочерние модули АЦП/ЦАП, сопроцессоры ЦОС  
**\$215+**

**MIRAGE**  
эмуляторы JTAG/MPSD для TMS320  
**\$1000+**  
**TI Code Composer**  
**\$1300 (C3x/C4x)**  
**\$1995 (Studio)**

**Hypersignal**  
САПР алгоритмов и систем ЦОС  
**\$1995+**  
**QEDesign**  
САПР цифровых фильтров  
**\$1095+**  
**Nucleus PLUS, 3L Diamond**  
ОСРБ

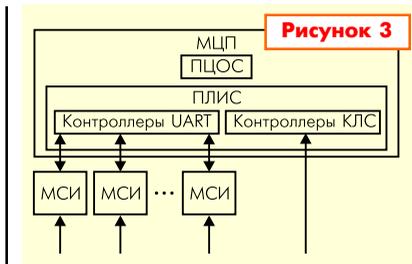


Рисунок 3

Структура блоков 3 типа

что позволяет процессорному ядру занимать на плате модуля небольшое место. Построение таких модулей позволяет максимально использовать возможности ПЦОС для обработки информации, когда поступающая в блок информация в итоге попадает в ПЛИС, расположенную на печатной плате рядом с ПЦОС. Структура блока в таком случае будет выглядеть, как показано на рис. 3.

Для блоков со структурой 1 типа основным ограничивающим фактором являлась низкая степень интеграции микросхем. Для блоков 2 типа "узким местом" явилась проблема межмодульного обмена. Для блоков со структурой 3 типа "узким местом" становится уже количество контактов модульных разъемов. Прогресс в области

ПЛИС заставляет строить блоки, исходя из возможности используемых разъемов.

Другой особенностью блоков со структурой 3 типа является то, что ПЦОС получает всю информацию из ПЛИС, находящейся рядом с ним. Это означает, что наличие у него встроенных портов уже не является необходимостью, а более важным становится его компактность при достаточно высокой производительности. Примером подобной тенденции может служить ситуация, когда фирма TEXAS INSTRUMENTS, наряду с основными поддерживаемыми платформами C2000, C5000, C6000, выпустило ПЦОС TMS320VC33. Этот процессор занял нишу между 16-разрядными ЦПОС и 32-разрядными C67X. Использование 16-разрядных ПЦОС нецелесообразно по той причине, что часть принимаемой информации поступает по КЛС в виде 32-разрядных слов, а процессоры типа C67X несколько тяжеловесны в условиях ограниченного пространства на плате. Этот пример показывает, что эффективность применения ЦПОС определяется не только возможностями самих ПЦОС и возможностями элементной базы, используемой совмес-

тно с ПЦОС, но и оптимальностью построения блоков, в которых все составные части по своим возможностям максимально соответствуют друг другу.

Нами на базе ПЦОС TMS320C30 разработан и разрабатывается ряд блоков сбора и обработки информации в соответствии со структурными схемами, показанными на рис. 2 и 3. Данные блоки предназначены для работы на подвижных объектах различного назначения. Эти разработки проводятся с помощью систем ЦОС TORNADO-33 и скан-эмуляторов MIRAGE фирмы "МикроЛАБ Системс" ([www.mlabsys.com](http://www.mlabsys.com)). Системы ЦОС TORNADO-33 применялись нами как для макетирования блоков, так и для разработки и отладки программного обеспечения параллельно с разработкой аппаратных средств блоков. Предварительное макетирование блоков с помощью TORNADO-33 позволило определить их оптимальную структуру, объем памяти и так далее, а также отказаться от изготовления своих технологических модулей на базе ПЦОС TMS320C30. В результате применение систем ЦОС TORNADO-33 позволило сократить сроки и стоимость разрабо-

**ARGUSSOFT**  
ДЕПАРТАМЕНТ МИКРОЭЛЕКТРОНИКИ

ЗАО "АРГУССОФТ Компани"

**Honeywell**

**Офис в Москве:**

129085, Москва,  
Проект Мира, 95  
Тел.: (095) 217-2487  
(095) 217-2519  
(095) 217-2505

Факс: (095) 216-6642

Е-mail:  
components@argussoft.ru

**Офис в Санкт-Петербурге:**

193029, Санкт-Петербург,  
ул. Бабушкина, д.3  
оф. 315

Тел.: (812) 567-1849

Факс: (812) 567-1849

Е-mail:  
spb@argussoft.ru

**Офис в Екатеринбурге:**

620219, Екатеринбург,  
ул. Первомайская, д.104  
оф. 206/5

Тел.: (3432) 78-32-42

Факс: (3432) 78-32-41

Е-mail:  
ural@argussoft.ru

**Офис в Новосибирске:**

630090, Новосибирск,  
ул. Советская, д.65

Тел.: (3832) 27-11-55

Факс: (3832) 22-40-31

Е-mail:  
nsk@argussoft.ru

## ДАТЧИКИ ДАВЛЕНИЯ

Фирма Honeywell представляет новые недорогие датчики давления для поверхностного монтажа.

**Тип датчиков:** дифференциальный, вода/вода дифференциальный, относительный

**Тип выходного сигнала:** без усиления

**Время отклика:** максимально 1 мс



Наименование	Диапазон, кПа	Выходное напряжение, мВ	Чувствительность, мВ/кПа	Калибровка/темп. компенсация	Напряжение питания, В	Диапазон рабочих температур, °С
24PC01SMT	±6,9	±45	6,52	нет/нет	10 (12 max)	-40...+85
24PC05SMT	±34	±115	3,38			
24PC15SMT	±103	±225	2,18			
26PC01SMT	±6,9	±16,7	2,42	да/да	10 (16 max)	
26PC05SMT	±34	±50	1,14			
26PC15SMT	±103	±100	0,97			

А также широкий ассортимент различных типов датчиков давления: в пластиковом и металлическом корпусах, интеллектуальные датчики, датчики давления во взрывозащищенном исполнении и т.п.

S S E C

Data Instruments

SenSym

CLARE

tyco Electronics

ОФИЦИАЛЬНЫЙ  
ДИСТРИБЬЮТОР:

ALMEL

TRACO  
POWER

FABRIMEX

BRAUN  
Communication GmbH

ANALOG  
DEVICES

BOURNS

SRC DEVICES

HANTRONIX



CLARE

tyco Electronics